

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-298614

(43)Date of publication of application : 10.11.1995

(51)Int.Cl.

H02M 3/28

H02M 3/335

(21)Application number : 06-339507

(71)Applicant : SANKEN ELECTRIC CO LTD

(22)Date of filing : 29.12.1994

(72)Inventor : MORITA KOICHI  
FURUKOSHI RYUICHI  
TABATA HIROAKI

(30)Priority

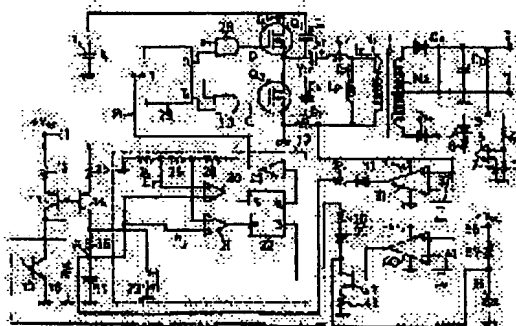
Priority number : 06 60315 Priority date : 04.03.1994 Priority country : JP

## (54) SWITCHING POWER SOURCE

(57)Abstract:

PURPOSE: To protect a DC-DC converter so formed as to reduce power loss against an overcurrent by using a resonance.

CONSTITUTION: A series circuit of first and second switches Q1, Q2 is connected between one and the other terminals of a DC power source 1. A primary winding N1 of a transistor T is connected in parallel with a second switch Q2 through a resonance capacitor Cr and a first inductance Lr. A second inductance Lp having a value larger than the inductance Lr is connected in parallel with the winding N1. An ON period of the first and second switches Q1, Q2 is set longer than a half wave of a serial resonance. The two switches Q1, Q2 are protected only by an overcurrent detection of the switch Q1.



## LEGAL STATUS

[Date of request for examination] 16.02.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2838822

[Date of registration] 16.10.1998

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-298614

(43) 公開日 平成7年(1995)11月10日

(51) Int. CL<sup>4</sup>

H02M 3/28  
3/335

識別記号

Q  
F  
E

片内整理番号

P I

技術表示箇所

審査請求 未請求 請求項の数 5 F D (全 14 頁)

(21) 出願番号 特願平6-339507

(22) 出願日 平成6年(1994)12月29日

(31) 優先権主張番号 特願平6-60315

(32) 優先日 平6(1994)3月4日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72) 発明者 森田 浩一

埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

(72) 発明者 古越 隆一

埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

(72) 発明者 田畑 宏明

埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

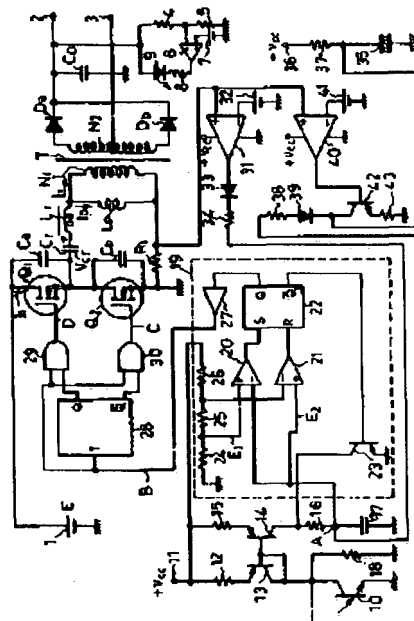
(74) 代理人 弁理士 高野 則次

(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【目的】 共振を使用して電力損失を低減させるように構成されたDC-DCコンバータを過電流から保護する。

【構成】 直流電源1の一端と他端との間に第1及び第2のスイッチQ1、Q2の直列回路を接続する。第2のスイッチQ2に対して並列に共振用コンデンサCrと第1のインダクタンスLrを介してトランスTの1次巻線N1を接続する。1次巻線N1に並列に第1のインダクタンスLrよりも値の大きい第2のインダクタンスLpを接続する。第1及び第2のスイッチQ1、Q2のオン期間を直列共振の半波よりも長く設定する。第1のスイッチQ1の過電流検出のみで2つのスイッチQ1、Q2を保護する。



## 【特許請求の範囲】

【請求項1】 直流電源の一端と他端との間に接続された第1及び第2のスイッチの直列回路と、前記第1及び第2のスイッチの相互接続中点に接続された共振用コンデンサと共振用インダクタンスとの直列回路と、前記共振用コンデンサと前記共振用インダクタンスとによる両方向の共振電流に基づいて負荷に電力を供給するための出力回路とを備えたスイッチング電源装置において、前記第1及び第2のスイッチの内のいずれか一方又は両方に流れる電流を検出するための電流検出手段と、

前記電流検出手段で検出された信号に基づいて前記第1及び第2のスイッチの内のいずれか一方の電流のみについて所定の過電流レベル以上か否かを判定する過電流判定手段と、

前記出力回路の出力電圧の変化又はこれに対応した変化を示す信号を検出する出力検出手段と、

前記第1及び第2のスイッチを交互にオン・オフするための制御信号を形成する回路であって、前記出力検出手段で検出された信号に基づいて前記出力電圧を一定値にするように前記制御信号の周期を制御し、且つ前記過電流判定手段から発生した過電流を示す出力に反応して少なくとも前記第1のスイッチのオン時間幅を短くすると共に前記制御信号の周期を短くする制御回路とを備えていることを特徴とするスイッチング電源装置。

【請求項2】 直流電源の一端と他端との間に接続された第1及び第2のスイッチの直列回路と、前記第1及び第2のスイッチの相互接続中点に接続された共振用コンデンサと共振用インダクタンスとの直列回路と、前記共振用コンデンサと前記共振用インダクタンスとによる両方向の共振電流に基づいて負荷に電力を供給するための出力回路とを備えたスイッチング電源装置において、前記第1及び第2のスイッチの内のいずれか一方又は両方に流れる電流を検出するための電流検出手段と、

前記電流検出手段で検出された信号に基づいて前記第1及び第2のスイッチの一方又は両方の電流が所定の過電流レベル以上か否かを判定する過電流判定手段と、

前記出力回路の出力電圧の変化又はこれに対応した変化を示す信号を検出する出力検出手段と、

前記第1及び第2のスイッチを交互にオン・オフするための制御信号を形成する回路であって、前記出力検出手段で検出された信号に基づいて前記出力電圧を一定値にするように前記制御信号の周期を制御し、且つ前記過電流判定手段から発生した過電流を示す出力に反応して少なくとも前記第1のスイッチのオン時間幅を短くすると共に前記制御信号の周期を短くする制御回路と、

起動時に前記第1及び第2のスイッチのオン時間幅を狭い時間幅から広い時間幅に向って徐々に増大させるためのソフトスタート手段と、

前記過電流判定手段から発生した過電流状態を示す信号に反応して前記第1及び第2のスイッチのオン時間幅が

狭くなるように前記ソフトスタート手段を制御する手段とを備えていることを特徴とするスイッチング電源装置。

【請求項3】 直流電源の一端と他端との間に接続された第1及び第2のスイッチの直列回路と、前記第1及び第2のスイッチの相互接続中点に接続された共振用コンデンサと共振用インダクタンスとの直列回路と、前記共振用コンデンサと前記共振用インダクタンスとによる両方向の共振電流に基づいて負荷に電力を供給するための出力回路とを備えたスイッチング電源装置において、前記第1及び第2のスイッチの内のいずれか一方又は両方に流れる電流を検出するための電流検出手段と、

前記電流検出手段で検出された信号に基づいて前記第1及び第2のスイッチの一方又は両方の電流が所定の過電流レベル以上か否かを判定する過電流判定手段と、

前記出力回路の出力電圧の変化又はこれに対応した変化を示す信号を検出する出力検出手段と、

起動時に前記第1及び第2のスイッチのオン時間幅を狭い時間幅から広い時間幅に向って徐々に増大させるためのソフトスタート手段と、

前記第1及び第2のスイッチを交互にオン・オフするための制御信号を形成するための回路であって、起動時には前記ソフトスタート手段に基づく制御に従って第1及び第2のスイッチのオン時間幅を狭い時間幅から広い時間幅に向って徐々に増大させ、正常時には前記出力検出手段で検出された信号に基づいて前記出力電圧を一定値にするように前記制御信号の周期を制御し、前記過電流判定手段から過電流状態を示す信号が発生した時にはこの過電流状態を示す信号に反応して前記第1及び第2のスイッチのオン時間幅を狭くなるように前記ソフトスタート手段を制御する制御回路とを備えていることを特徴とするスイッチング電源装置。

【請求項4】 直流電源の一端と他端との間に接続された第1及び第2のスイッチの直列回路と、前記第1及び第2のスイッチの相互接続中点に接続された共振用コンデンサと共振用インダクタンスとの直列回路と、前記共振用コンデンサと前記共振用インダクタンスとによる両方向の共振電流に基づいて負荷に電力を供給するための出力回路とを備えたスイッチング電源装置において、

前記第1及び第2のスイッチの内のいずれか一方又は両方に流れる電流を検出するための電流検出手段と、

前記電流検出手段で検出された電流検出信号に基づいて前記第1及び第2のスイッチの一方又は両方の電流が第1の過電流レベル以上か否かを判定する第1の過電流判定手段と、

前記電流検出手段で検出された電流検出信号に基づいて前記第1及び第2のスイッチの一方又は両方の電流が前記第1の過電流レベルよりも高い第2の過電流レベル以上か否かを判定する第2の過電流判定手段と、

前記出力回路の出力電圧の変化又はこれに対応した変化

を示す信号を検出する出力検出手段と。

起動時に前記第1及び第2のスイッチのオン時間幅を狭い時間幅から広い時間幅に向けて徐々に増大させるためのソフトスタート用コンデンサを含み、このソフトスタート用コンデンサを徐々に充電することによって前記第1及び第2のスイッチのオン時間幅を徐々に広げるように形成されたソフトスタート手段と。

前記第1及び第2のスイッチを交互にオン・オフするための制御信号を形成するための回路であって、起動時には前記ソフトスタート手段に基づく制御に従って前記第1及び第2のスイッチのオン時間幅を狭い時間幅から広い時間幅に向けて徐々に増大させ、正常時には前記出力検出手段で検出された信号に基づいて前記出力電圧を一定値にするように前記制御信号の周期を制御し、前記第1の過電流判定手段から過電流状態を示す信号が発生した時にはこの過電流状態を示す信号に応じて前記ソフトスタート用コンデンサを第1の放電電流レベルで放電させ、前記第1及び第2の過電流判定手段から過電流状態を示す信号が発生した時にはこの過電流状態を示す信号に応じて前記第1及び第2のスイッチのオン時間幅が狭くなるように前記ソフトスタート用コンデンサを前記第1の放電電流レベルよりも大きい第2の放電電流レベルで放電させる制御回路とを備えていることを特徴とするスイッチング電源装置。

【請求項5】 前記第2の過電流判定手段は前記電流検出信号が前記第2の過電流レベルよりも高い時に前記電流検出信号のレベルに対応して前記ソフトスタート用コンデンサの放電電流レベルを変えることができる信号を出力するものである請求項4記載のスイッチング電源装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、LC直列共振を使用したハーフブリッジ型DC-DCコンバータ等のスイッチング電源装置に関する。

【0002】

【従来の技術】 直流電源に第1及び第2のスイッチの直列回路を接続し、第1及び第2のスイッチの相互接続中点に出力トランスを接続し、第1及び第2のスイッチを交互にオン・オフすることによってトランスの2次巻線に交流を得、これを整流することによって直流出力を得る形式のDC-DCコンバータはハーフブリッジ型又は変形ハーフブリッジ型DC-DCコンバータとして知られている。

【0003】

【発明が解決しようとする課題】 ところで、直流を単に断続して電力変換する方式のインバータ又はコンバータにおいては、スイッチのターンオフ時及びターンオン時に電力損失が生じる。この欠点を解決するために共振を使用して電流を正弦波状に流す方式がある。しかし、共

振型DC-DCコンバータの過電流保護を簡単且つ迅速に達成し且つ正常運転への移行を迅速に達成するための回路はまだ提案されていない。

【0004】 そこで、本発明の目的は、過電流保護を簡単な回路で迅速に行うことができ、且つ正常運転への移行を迅速に行うことが可能な共振型スイッチング電源装置を提供することにある。

【0005】

【課題を解決するための手段】 上記目的を達成するための本発明は、直流電源の一端と他端との間に接続された第1及び第2のスイッチの直列回路と、前記第1及び第2のスイッチの相互接続中点に接続された共振用コンデンサと共振用インダクタンスとの直列回路と、前記共振用コンデンサと前記共振用インダクタンスとによる両方向の共振電流に基づいて負荷に電力を供給するための出力回路とを備えたスイッチング電源装置において、前記第1及び第2のスイッチの内のいずれか一方又は両方に流れる電流を検出するための電流検出手段と、前記電流検出手段で検出された信号に基づいて前記第1及び第2のスイッチの内のいずれか一方の電流のみについて所定の過電流レベル以上か否かを判定する過電流判定手段と、前記出力回路の出力電圧の変化又はこれに対応した変化を示す信号を検出する出力検出手段と、前記第1及び第2のスイッチを交互にオン・オフするための制御信号を形成する回路であって、前記出力検出手段で検出された信号に基づいて前記出力電圧を一定値にするように前記制御信号の周期を制御し、且つ前記過電流判定手段から発生した過電流を示す出力に応じて少なくとも前記第1のスイッチのオン時間幅を短くすると共に前記制御信号の周期を短くする制御回路とを備えたことを特徴とするスイッチング電源装置に係わるものである。なお、請求項2及び3に示すように、ソフトスタート手段を設け、過電流検出時にこのソフトスタート手段を動作させ、第1及び第2のスイッチのオン時間幅を狭めることができる。また、請求項4及び5に示すように複数段階の過電流検出を行い、これによってソフトスタート用コンデンサの放電を制御することができる。

【0006】

【発明の作用及び効果】 各請求項の発明によれば、共振型であるにも拘らず、過電流保護を簡単且つ迅速に達成することができる。また、過電流時に第1及び第2のスイッチを完全にオフにしないでオン時間幅を狭めるのみであるから、負荷への電流供給を継続させることが可能になり、且つ正常運転への移行を迅速に行うことができる。請求項2の発明によれば、過電流の判定が一方の電流のみで行われるにも拘らず、ソフトスタート手段の働きで第1及び第2のスイッチのオン時間幅を狭めることが可能になる。また、請求項3の発明によれば、ソフトスタート手段を兼用して過電流保護を行うので、過電流保護を簡単な回路で達成できる。請求項4及び5によ

れば、過電流のレベルの大小に応じて過電流保護の速さ及び程度を変えることができる。

【0007】

【第1の実施例】次に、図1及び図2を参照して本発明の第1の実施例の共振型スイッチング電源装置を説明する。図1に示すスイッチング電源装置においては、例えば商用交流電源に高周波成分除去用のラインフィルタを介して接続された整流平滑回路又は整流器等から成る直流電源1の一端と他端との間に絶縁ゲート型電界効果トランジスタから成る第1及び第2のスイッチQ1、Q2の直列回路が接続されている。この実施例では第1及び第2のスイッチQ1、Q2はソース・ドレイン間に並列にダイオードを内蔵する形式の絶縁ゲート型電界効果トランジスタから成るが、バイポーラトランジスタ等の他の半導体スイッチにダイオードを逆並列接続したものとすることもできる。

【0008】出力トランスTの1次巻線N1は小容量の共振用コンデンサCrと共振用の第1のインダクタンスLrと電圧検出手段としての抵抗R1とを介して第2のスイッチQ2に対して並列に接続されている。また、第1及び第2のスイッチQ1、Q2に並列に小容量（例えば200pF）の電圧部分共振及びノイズ抑制用コンデンサCa、Cbが接続され、更に、1次巻線N1に並列に第2のインダクタンスLpが接続されている。第1のインダクタンスLrは例えば5μHであり、第2のインダクタンスLpは第1のインダクタンスLrよりも大きい例えば10μHである。トランスTの2次巻線N2はセンタタップに形成され、両端は出力整流ダイオードDa、Dbを介して平滑用コンデンサCoの一端に接続され、センタタップはコンデンサCoの他端に接続されている。直流電圧を負荷（図示せず）に供給するための出力端子2、3はコンデンサCoの両端に接続されている。なお、出力コンデンサCoの容量は共振コンデンサCrの容量よりも大きい。

【0009】出力端子2、3間に得られる出力電圧を一定に制御するために、出力端子2、3間に電圧検出抵抗4、5の直列回路が接続され、この電圧分割点が誤差増幅器6の一方の入力端子に接続されている。誤差増幅器6の他方の入力端子には基準電圧源7が接続されているので、この出力端子には基準電圧と検出電圧との差に対応した電圧（誤差出力）が得られ、直流出力端子2と誤差増幅器6の出力端子との間に抵抗8を介して接続された発光ダイオード9が誤差出力に制御されて発光する。即ちこの実施例では出力電圧が所望値よりも高くなると、発光ダイオード9の発光の強さが基準値よりも大きくなる。

【0010】発光ダイオード9の出力光は第1及び第2のスイッチQ1、Q2のオン幅を制御するためにホトトランジスタ10に光結合されている。ホトトランジスタ10は直流電源端子11とグランドとの間に抵抗12と

ミラー回路を形成するトランジスタ13とを介して接続されている。トランジスタ13と共にミラー回路を形成しているもう一方のトランジスタ14のエミッタは抵抗15を介して電源端子11に接続され、コレクタは抵抗16と三角波発生用コンデンサ17とを介してグランドに接続されている。なお、ホトトランジスタ10には並列に抵抗18が接続されている。

【0011】コンデンサ17の上端のAで示す点に図2（A）に示す三角波（のこぎり波）を発生させ、これを波形整形して図2（B）の出力パルスを得るための制御回路19が設けられている。この制御回路19は三菱電気株式会社の半導体集積回路M51841Pを使用して構成することができ、2つの比較器20、21と、1つのRSフリップフロップ22と、放電用トランジスタ23と、3つの基準電圧用抵抗24、25、26と、出力増幅器27とを有する。第1の比較器20の一方の入力端子はコンデンサ17の上端に接続され、他方の入力端子は電源端子11とグランドとの間に直列に接続された抵抗24、25、26の上側の分圧点に接続されている。抵抗24、25間には図2（A）に示す第1の基準電圧E1が得られるので、第1の比較器20はコンデンサ17から得られた三角波が第1の基準電圧E1を横切る時点を検出し、この出力がこの時点で反転する。第1の比較器20の出力端子はフリップフロップ22のセット入力端子Sに接続されているので、三角波が基準電圧E1を横切った時にフリップフロップ22はセット状態となってQ出力端子から図2（B）に示す高レベル出力を発生する。

【0012】第2の比較器21の一方の入力端子は三角波用コンデンサ17の上端に接続され、他方の入力端子は抵抗25、26の間の第2の基準電圧E2が得られる点に接続されている。第1の基準電圧E1よりも高く設定された第2の基準電圧E2に三角波が達すると、第2の比較器21の出力が反転し、これがフリップフロップ22のリセット端子Rに与えられ、フリップフロップ22の出力は図2（B）に示すように低レベルになる。なお、フリップフロップ22は入力パルスの前縁を示すトリガ信号を形成する回路を内蔵している。フリップフロップ22のQ出力端子は増幅器27を介してTフリップフロップ28とANDゲート29、30とに接続されている。フリップフロップ22の位相反転出力端子は放電用トランジスタ23のベースに接続されているので、例えば図2のt2～t3で示すようなフリップフロップ22のリセット期間にトランジスタ23がオンになり、抵抗16を介したコンデンサ17の放電回路が形成される。この放電回路のCR時定数は一定であるので、フリップフロップ22のリセット期間は一定である。一方、フリップフロップ22のセット期間（t1～t2）はコンデンサ17の充電電流の制御によって変化する。

【0013】フリップフロップ22の出力に基づいて第

1及び第2のスイッチQ1、Q2を交互にオン・オフするために、RSフリップフロップ22のQ出力端子はバッファ増幅器27を介してT(トリガ)型フリップフロップ28の入力端子に接続されている。このT型フリップフロップ28は図2(B)に示すRSフリップフロップ22の出力の低レベルから高レベルへの転換時点即ちt1、t3等のパルスの前縁でトリガされて出力が交互に反転する。ANDゲート29の一方の入力端子29はRSフリップフロップ22の出力に結合され、他方の入力端子はTフリップフロップ28のQ出力に結合されているので、このANDゲート29は図2(D)の出力パルスを第1のスイッチQ1のゲートに供給する。ANDゲート30の一方の入力端子はRSフリップフロップ22の出力に結合され、他方の入力端子はTフリップフロップ28のQ出力の位相反転端子に接続されているので、このANDゲート30は図2(C)のパルスを第2のスイッチQ2のゲートに供給する。

【0014】この電源装置の過電流保護を達成するための手段として、周知のヒステリシス作用を有する比較器31と基準電圧源32と逆流阻止ダイオード33と抵抗34とが設けられている。過電流保護用比較器31の一方の入力端子は電流検出抵抗R1のグラウンドとは反対側の端子に接続され、他方の入力端子は基準電圧源32に接続され、この出力端子はダイオード23と抵抗34を介して三角波用コンデンサ17の上端に接続されている。従って、抵抗R1の電圧が基準電圧源32の基準電圧よりも高くなると、比較器31の出力が低レベルから高レベルに転換し、比較器31から三角波のコンデンサ17に充電電流が流れ込む。

【0015】電源投入時に第1及び第2のスイッチQ1、Q2を狭いオン幅からソフトスタートさせるための手段としてのコンデンサ35が電源端子36とグラウンドとの間に抵抗37を介して接続されている。そして、このコンデンサ35は抵抗38とダイオード39を介してホトトランジスタ10に並列に接続されている。従って、電源投入によるスタート時には、トランジスタ13で定電流化された電流がホトトランジスタ10と抵抗18の回路に全部流れないで、その一部がソフトスタート用コンデンサ35に流れる。

【0016】電流検出に基づいてソフトスタート用コンデンサ35を制御するために、周知のヒステリシス作用を有する比較器40と基準電圧源41とトランジスタ42と抵抗43とが設けられている。比較器40の一方の入力端子は電流検出抵抗R1の右端に接続され、この他方の入力端子は基準電圧源41に接続され、この出力端子はソフトスタート制御手段としてのトランジスタ42のベースに接続されている。トランジスタ42はソフトスタート用コンデンサ35を放電させるために抵抗43を介してコンデンサ35に並列に接続されている。

【0017】

【動作】まず共振を使用したDC-DC変換動作を図3を参照して説明する。図3のt0時点で第1のスイッチQ1をオンにするための制御信号が図3(A)に示すように発生し、この直後のt1で第1のスイッチQ1のドレイン・ソース間電圧がゼロになると、第1のスイッチQ1とコンデンサCrと第1のインダクタンスLrと1次巻線N1との閉回路から成るLr、Crの直列共振回路が形成され、これによる共振電流Irが図3(D)に示すように正弦波形に流れる。共振電流Irがゼロになった後に、出力整流ダイオードDa、DbによってコンデンサCoがトランスTの2次巻線N2から切り離された状態になるので、交流的に1次巻線N1が無限大のインピーダンスとなり、負の半波の共振電流が流れない。一方、第2のインダクタンスLpのエネルギーの蓄積及び放出に基づく電流Ipが図3(B)に示すように流れる。t0時点において第2のインダクタンスLpの蓄積エネルギーが放出されており、図3のt0～t1期間では電流Ipが上向きに流れている。即ち、t1～t2期間では電流Ipが第2のインダクタンスLpと第1のインダクタンスLrとコンデンサCrと第1のスイッチQ1と電源1とから成る閉回路で電流が流れ、コンデンサCrは図1で示すように右側にプラスに充電される。第2のインダクタンスLpの蓄積エネルギーの放出がt2時点で終了すると、電源1と第1のスイッチQ1とコンデンサCrと第1及び第2のインダクタンスLr、Lpとから成る閉回路に電流が流れ、第2のインダクタンスLpのエネルギーの蓄積が行われると共に、コンデンサCrが逆充電され、Vcは低下する。コンデンサCrと第1のインダクタンスLrとによる電流Irの振幅はコンデンサCrの電圧Vcrの振幅に応じて変化する。

【0018】t0～t4期間に第1のスイッチQ1に流れる電流I1は、第2のインダクタンスLpのIpとLrCr共振電流Irとの和になり、図3(F)に示すように流れる。電圧部分共振のためのコンデンサCaはt0以前に電源電圧Eに充電されている。もし、第1のスイッチQ1のオンによってコンデンサCaの蓄積エネルギーが第1のスイッチQ1に流れると電力損失を生じる。図1の回路では、t0～t1期間に第2のインダクタンスLpと第1のインダクタンスLrとコンデンサCrとコンデンサCaとから成る回路でコンデンサCaを逆充電する向きの電流が流れ、コンデンサCaの蓄積エネルギーが電源に帰還され、電力損失にならない。また、第1のスイッチQ1の電流I1は第1のスイッチQ1の電圧Vds1がゼロになってから流れ始めるので、ゼロ電圧スイッチングが達成され、ターンオン時のスイッチング損失が小さい。第1のスイッチQ1のターンオフ時には、この電圧Vds1がコンデンサCaの働きによって緩やかに立上るので、電流I1と電圧Vds1の交差面積が小さくなり、スイッチング損失が低減される。また高周波ノイズが抑制される。

【0019】図3の14～15区間においては、第2のスイッチQ2において10～14区間と同様な動作が生じる。即ち、t4の直後に第2のスイッチQ2の電圧V<sub>ds2</sub>がゼロになると、コンデンサC<sub>r</sub>と第1のインダクタンスL<sub>r</sub>と1次巻線N1と第2のスイッチQ2との閉回路で図3(D)に示すような正弦波状の共振電流I<sub>r</sub>が流れる。また、14～15期間には、第2のインダクタンスL<sub>p</sub>の蓄積エネルギーの放出に基いて、第2のインダクタンスL<sub>p</sub>と第2のスイッチQ2とコンデンサC<sub>r</sub>と第1のインダクタンスL<sub>r</sub>との閉回路に電流I<sub>p</sub> 10が流れる。これにより、コンデンサC<sub>r</sub>の電圧は図3(C)の14～15区間に示すように変化する。第2のスイッチQ2の電流I<sub>2</sub>は、第2のインダクタンスL<sub>p</sub>の電流I<sub>p</sub>と共振電流I<sub>r</sub>との和になる。第2のスイッチQ2のターンオン時及びターンオフ時には、第1のスイッチQ1と同様な動作が生じるので、電力損失が低減される。

【0020】ところで、図1の回路において、出力端子2、3間に接続される負荷の大きさが変化すると、共振電流I<sub>r</sub>の振幅が変化する。即ち、例えば負荷のインピーダンスが大きくなる軽負荷時には1次巻線N1から負荷までの交流インピーダンスが大きくなり、共振電流I<sub>r</sub>の最大振幅が低下する。共振電流I<sub>r</sub>の最大振幅が低下すれば、出力平滑用コンデンサC<sub>o</sub>及び負荷に対して供給するエネルギーも低下し、負荷変動に基づく出力電圧変動を自動的に補償することができる。しかし、電源1の電圧変動に基づく出力電圧変動の補償は上記共振電流I<sub>r</sub>の振幅変化によって達成できない。

【0021】そこで、本実施例では第2のインダクタンスL<sub>p</sub>に対するエネルギーの蓄積量で第1及び第2のスイッチQ1、Q2のオン時間幅によって調整し、コンデンサC<sub>r</sub>の電圧振幅を変えることによって行う。誤差増幅器6は出力電圧の検出値と基準電圧との差に対応する出力を発生し、発光ダイオード9は誤差出力に対応して発光する。従って、出力電圧が所望値よりも高くなった場合には、発光ダイオード9の発光の強さが基準値よりも大きくなる。これにより、発光ダイオード9に光結合されたフォトトランジスタ10の抵抗は低下し、トランジスタ13を通してフォトトランジスタ10に流れ込む電流が大きくなる。これにより、ミラー回路を構成するトランジスタ14の電流も増大し、三角波用コンデンサ17の充電速度が大きくなり、コンデンサ17の電圧V<sub>17</sub>がE1からE2までに至る時間が短くなり、結局、第1及び第2のスイッチQ1、Q2のオン時間幅が短くなり、第2のインダクタンスL<sub>p</sub>の蓄積エネルギー量も低下し、共振電流によって出力コンデンサC<sub>o</sub>に供給されるエネルギーも低下し、出力電圧が所定値に戻される。出力電圧が所望値よりも低くなった時には上述と逆の動作が生じる。この実施例では電源1の電圧変動分にはほぼ相当する調整を行うのみであるから、第1及び第2のスイ

ッチQ1、Q2のオン・オフ周波数の大幅の変動が生じない。また、スイッチQ1、Q2の正常時のオン時間幅は共振電流I<sub>r</sub>の半波以上に設定されている。従って、無負荷から全負荷まで安定的に動作させることができる。

【0022】

【過電流保護動作】図2のt4時点で出力端子2、3間の負荷(図示せず)が短絡等の低インピーダンス状態になったとすれば、トランスTの1次巻線側のコンデンサC<sub>r</sub>と第1のインダクタンスL<sub>r</sub>と1次巻線N1と抵抗R1とから成る回路に流れる電流も増大する。この実施例では第1のスイッチQ1のオン期間に流れる電流I<sub>1</sub>の変化に基づいて過電流を検出している。図2のt4時点の直後に比較器31の電流検出信号が基準電圧源32の電圧よりも高くなると、比較器31の出力が高レベルになり、コンデンサ17に比較器31から充電電流が供給され、コンデンサ17の電圧V<sub>17</sub>は図2(A)に示すように急速に第2の基準電圧E<sub>2</sub>に達し、比較器21からリセット信号が発生し、t4時点でセットされていたフリップフロップ22がリセットされ、フリップフロップ22の出力は図2(B)に示すように低レベルになり、ANDゲート29の出力も図2(D)に示すように低レベルになり、第1のスイッチQ1がオフになる。これと同時にトランジスタ23がオンになってコンデンサ17は抵抗16とトランジスタ23を介して一定の時定数で放電する。コンデンサ17の放電が続くと、この電圧V<sub>17</sub>が第1の基準電圧E<sub>1</sub>に達し、比較器20の出力が高レベルになり、フリップフロップ22がセットされ、同じ動作が繰返される。

【0023】

【ソフトスタート制御動作】図1の回路では基準電圧源32とはほぼ同一の基準電圧を与える基準電圧源41が設けられ、これと抵抗R1の電圧が比較器40で比較されている。従って、過電流検出と同時に第2の比較器40の出力が高レベルになり、トランジスタ42がオンになる。この結果、ソフトスタート用コンデンサ35が放電されると共に、ミラー回路のトランジスタ13、14を通して流れる電流が増大し、三角波用コンデンサ17の充電電流も増大する。ソフトスタート用コンデンサ35が放電された後に再び充電が完了するまでの時間幅は正常動作時の第1及び第2のスイッチQ1、Q2のオン・オフ周期よりも十分に大きいので、トランジスタ13、14に比較的大きな電流が流れ、三角波用コンデンサ17の急速充電が行われ、図2のt4～t8区間に示すように第1及び第2のスイッチQ1、Q2は短いオン時間幅で動作する。なお、この期間において、第1及び第2のスイッチQ1、Q2の電流I<sub>1</sub>、I<sub>2</sub>は低いレベルに抑制される。ソフトスタート用コンデンサ35の充電が進むに従って三角波用コンデンサ17の充電電流は低下し、第1及び第2のスイッチQ1、Q2のオン時



間幅も徐々に広がる。もし、負荷の過電流状態（例えば短絡）が維持されていれば、再び過電流が抵抗R1の電圧に基づいて検出され、同一の動作が繰返される。また、もし、過電流状態が解消されれば、ソフトスタート動作が正常動作に自動的に移行する。

【0024】図1の実施例は次の効果を有する。

(1) 第2のインダクタンスLpを設けることによってLrCr共振電流Irの半波の全部を流すことができる。安定した共振状態が得られる。

(2) 第2のインダクタンスLpのエネルギーの蓄積及び放出の働きで共振用コンデンサCrの電圧を変化させ、これによる電圧調整効果を得ることができる。

(3) LrCr共振電流Irは負荷の大きさによって変化する。出力電圧を一定化するための第1及び第2のスイッチQ1、Q2のオン時間の調整範囲を狭くすることができ、電圧調整によるスイッチQ1、Q2のオン・オフ周期及び周波数の変化分が少なくなる。

(4) 第1のスイッチQ1のオン期間の電流レベルを比較器31で検出するのみで過電流制御ができるので、過電流保護回路の構成が簡単になる。即ち、第2のスイッチQ2のオン期間に流れる電流は、第1のスイッチQ1のオン期間に流れた電流に対応した値になるので、第1のスイッチQ1のオン期間の電流を検出して制御するのみで、スイッチQ1、Q2、負荷等の過電流保護を十分に達成することができる。

(5) ソフトスタート用コンデンサ35を比較器40の出力によって放電させるので、第2のスイッチQ2のオン時間幅を狭める作用が発生し、第1及び第2のスイッチQ1、Q2のバランスを良くすることができ、異常時であっても負荷が電流を要求する場合にはトランスTを飽和させないで電力供給を継続することができる。

【0025】

【第2の実施例】次に、図4を参照して本発明の第2の実施例の電源装置を説明する。但し、図4及び後述する図5～図11及び図13において図1と共通する部分には同一の符号を付してその説明を省略する。また、図4～図8において第1及び第2のスイッチQ1、Q2をオン・オフ制御するための制御回路50は、図1の第1及び第2のスイッチQ1、Q2の制御回路から比較器31と基準電圧源32とを除いた回路と同一に形成されている。また、図4～図7で省略されているトランスTの2次側回路は図1と同一に形成されている。図4の回路では、2つのコンデンサCr1、Cr2の直列回路が電源1の一端と他端（グラウンド）との間に接続され、第1及び第2のスイッチQ1、Q2の相互接続点と2つのコンデンサCr1、Cr2の相互接続点との間に第1のインダクタンスLrを介して1次巻線N1が接続されている。換言すれば、図1の共振用コンデンサCrを1次巻線N1の下側の端子に接続し、電源1と1次巻線N1の下端との間にコンデンサCr1を付加した構成になっている。従

って、2つのコンデンサCr1、Cr2がハーフブリッジ型インバータの電源分割用のコンデンサと共振用コンデンサとで共用されている。また、電流検出抵抗R1は第2のスイッチQ2に直列接続されている。その他の点は図1と同一であるので、図4の回路は図1と同一の作用効果を有する。

【0026】

【第3の実施例】図5に示す第3の実施例の回路は第2のスイッチQ2として電流検出端子51を有するものを使用されている。この第2のスイッチQ2は電界効果トランジスタの中に電流検出抵抗を組み込んだものに等価であって端子51から電流に対応した電圧を得ることができる。端子51とグラウンドとの間には抵抗52が接続され、この抵抗52の一端が過電流検出比較器31に接続されている。図5においてその他は図1と同一であるので、図5の回路は図1と同一の作用効果を有する。

【0027】

【第4の実施例】図6の第4の実施例は図5の回路に3つの抵抗53、54、55とツェナーダイオード56とを付加したものである。定電圧素子としてのツェナーダイオード56は抵抗54、55を介して電源1と比較器31の一方の入力端子との間に接続されている。電流検出端子51は抵抗53を介して比較器31の一方の入力端子に接続されている。従って、比較器31の入力端子には、電流検出電圧と電源電圧が所定以上に上昇した時の分圧電圧との合成値が入力し、入力電圧補正を伴った過電流検出が行われる。その他は図1及び図5と同一であるので、図6の回路はこれ等と同一の作用効果を有する。

【0028】

【第5の実施例】図7の実施例は第1の共振用コンデンサCr1に並列に第2の共振用コンデンサCr2と電流検出抵抗R1の直列回路を接続したものである。第1の共振用コンデンサCr1に並列に好ましくはこれよりも小さい容量の第2の共振用コンデンサCr2を接続した場合には共振電流が分割され、電流検出抵抗R1に流れる電流が小さくなり、ここでの電力損失が小さくなる。図7においてその他は図1と同一であるので、図1と同一の作用効果を得ることができる。

【0029】

【第6の実施例】図8の第6の実施例の回路は、図1のトランスTから出力側を倍電圧整流回路60としたものである。倍電圧整流回路60は2つのコンデンサ61、62と2つのダイオード63、64とから成る。第2のインダクタンスLpの上端はコンデンサ61とダイオード64を介して直流出力端子2に接続され、その下端はグラウンド端子3に接続されている。ダイオード63は第2のインダクタンスLpの下端とコンデンサ61の出力側端子との間に接続されている。コンデンサ62は2つのダイオード63、64に並列接続されている。その他

は図4と同一であるので、図8の回路は図1の回路と同一の作用効果を有する。

【0030】

【第7の実施例】図9に示す第7の実施例は、図1から比較器31、基準電圧源32、ダイオード33、抵抗34を省いた構成になっている。この場合には比較器40による過電流検出によってソフトスタート用コンデンサ35が放電され、第1及び第2のスイッチQ1、Q2のオン時間幅が狭められ、過電流保護が達成される。従って、第7の実施例によっても第1の実施例と同様の作用効果が得られる。なお、図4～図8の回路にも図9の過電流保護方式を適用することができる。

【0031】

【第8の実施例】図10の第8の実施例の回路は図1の回路から比較器40と基準電圧源41を省き、比較器31の出力でトランジスタ42のベースを制御するようにしたものである。このようにしても第1の実施例と同一の作用効果を得ることができる。この図10の保護方式は図4～図8の回路にも適用可能である。

【0032】

【第9の実施例】図11の第9の実施例の回路は、図9の回路の一部を変形したものである。即ち、図9では1つの比較器40と1つのトランジスタ42とによってソフトスタート用コンデンサ35を放電させ、これによって過電流保護を達成したが、図10では2つの比較器40a、40bと、2つの基準電圧源41a、41bと、2つのトランジスタ42a、42bとによってコンデンサ35の放電を制御している。第1及び第2の比較器40a、40bの一方の入力端子はそれぞれ電流検出抵抗R1に接続され、電流検出電圧 $V_s$ を入力としている。第1及び第2の比較器40a、40bの他方の入力端子は第1及び第2の基準電圧源41a、41bに接続されている。第1の基準電圧源41aは第1の基準電圧 $V_{ref1}$ を与え、第2の基準電圧源41bは第1の基準電圧 $V_{ref1}$ よりも高い第2の基準電圧 $V_{ref2}$ を与える。第1及び第2の比較器40a、40bの出力端子はそれぞれの抵抗70、71を介して第1及び第2のトランジスタ42a、42bのベースに接続されている。放電電流制御素子としての第1及び第2のトランジスタ42a、42bはコンデンサ35に対して抵抗43a、43bを介して並列に接続されている。

【0033】図11の回路では過電流保護が図12に示すように2段階に行われる。まず、過電流検出電圧 $V_s$ が第1の基準電圧 $V_{ref1}$ よりも高くなると、第1の比較器40aの出力で第1のトランジスタ42aがオンになり、第1の抵抗43aに基づく放電電流 $I_b$ が流れる。一方、負荷短絡等によって電流検出電圧 $V_s$ が第2の基準電圧 $V_{ref2}$ よりも高い場合には第1及び第2の比較器40a、40bによって第1及び第2のトランジスタ42a、42bの両方がオンになり、第1及び第2の抵抗

43a、43bの両方に放電電流が流れ、この合計の電流 $I_b$ は1つの場合よりも大きくなる。これにより、コンデンサ35の放電が急速に行われ、負荷短絡等の過電流保護を迅速に達成することができる。なお、図11の回路は図9の回路と同一の作用効果も有している。

【0034】

【第10の実施例】図13の回路は図11の回路の一部を変形したものである。即ち、図13の回路では、図11の回路の電流検出抵抗R1の代りに電流検出トランス80が接続され、この2次巻線に全波整流器81を介して電流検出抵抗82が接続され、比較器40a及びオペアンプ40bの一方の入力端子は抵抗82の一端に接続されている。なお、オペアンプ40bの他方の入力端子は入力抵抗43を介して第2の基準電圧源41bに接続され、この出力端子と他方の入力端子との間に帰還抵抗84が接続されている。図13においてその他は図11と同様に構成されている。

【0035】図13の回路において電流検出電圧 $V_s$ が第1の基準電圧 $V_{ref1}$ よりも高くなると、比較器40aの出力によってトランジスタ42aがオンになり、コンデンサ35の放電電流 $I_b$ が図14に示すように流れる。電流検出電圧 $V_s$ が第2の基準電圧 $V_{ref2}$ よりも高い場合には、これよりも高い領域の電流検出電圧の波形がオペアンプ40bによってA倍増幅され、第2のトランジスタ42bは非飽和領域で動作し、非直線性を有してここを流れる電流が変化する。電圧検出電圧 $V_s$ が第2の基準電圧 $V_{ref2}$ よりも高い時には第1及び第2のトランジスタ42a、42bの電流の合計が放電電流 $I_b$ となる。この実施例によっても図11の回路と同様に負荷短絡等の過電流を迅速に低減することができる。なお、図11及び図13の過電流保護方式を、図4～図8の回路等に適用することができる。

【0036】

【変形例】本発明は上述の実施例に限定されるものでなく、例えば次の変形が可能なるものである。

- (1) 図4、図8の共振回路においても図5、図6、及び図7に示す電流検出方式を採用することができる。
- (2) 各実施例において第1のインダクタンス $L_r$ を第2のインダクタンス $L_p$ の出力側に移して1次巻線N1又はコンデンサ61に直列に接続することができる。
- (3) 第1のインダクタンス $L_r$ に中間タップを設け、ここに第2のインダクタンス $L_p$ の上端を接続することができる。また、第1及び第2のインダクタンス $L_r$ 、 $L_p$ を同一のコアに巻回することができる。
- (4) 第2のインダクタンス $L_p$ を2次巻線N2に並列に接続することができる。また、トランスTに3次巻線を設け、ここに並列に第2のインダクタンス $L_p$ を接続することができる。

(5) 第1のインダクタンス $L_r$ とトランスTの1次巻線N1とを同一のコアに巻回すること、また第2のイン

ダクタンス $L_p$ とトランス $T$ の1次巻線 $N_1$ とを同一のコアに巻回すことができる。また、1次巻線 $N_1$ が漏洩インダクタンスを有するように構成し、これを第1のインダクタンス $L_r$ として使用し、個別の第1のインダクタンス $L_r$ を省くか、又は第1のインダクタンス $L_r$ と1次巻線 $N_1$ のインダクタンスの合計を共振用インダクタンスとすることができる。

(6) 出力電圧を検出する代りにこれに対応して変化する電圧、例えば図4のコンデンサ $C_{r1}$ 、 $C_{r2}$ の電圧等を検出することができる。

(7) 図1、図4～図8の回路のソフトスタート制御用比較器40と基準電圧源41とトランジスタ42と抵抗43から成るソフトスタート制御回路を省くこと、及びこの回路と共にコンデンサ35と抵抗37、38とダイオード39から成るソフトスタート回路を省くことができる。図2の $t_8$ 時点より後はソフトスタート制御回路を省いた場合の動作を示す。この場合には過電流検出によって第1のスイッチ $Q_1$ のオン時間幅が $t_9 \sim t_{10}$ に示すように狭められた後の第2のスイッチ $Q_2$ のオン期間 $t_{11} \sim t_{12}$ では電流が逆方向に流れるので、比較器31で過電流を検出することができない。このため、第2のスイッチ $Q_2$ のオン時間幅は狭められない。しかし、この前の第1のスイッチ $Q_1$ のオン時間が短いためコンデンサ $C_r$ の充電量が少なく、第2のスイッチ $Q_2$ に過大電流は流れない。 $t_{13}$ で再び第1のスイッチ $Q_1$ がオンになると、過電流が検出されるが、 $t_9 \sim t_{10}$ と同様に抑制される。従って、一方向の過電流を検出するのみで、両方向の保護が達成される。

(8) 第2のインダクタンス $L_p$ を設けずに、第1及び第2のスイッチ $Q_1$ 、 $Q_2$ のオン時間を共振電流 $I_r$ の半波に対応させて固定し、第1及び第2のスイッチ $Q_1$ 、 $Q_2$ のオン期間の相互間のデッド・タイム(休止期間)を出力電圧の変化に応じて調整する方式、又は第1及び第2のスイッチ $Q_1$ 、 $Q_2$ のオン時間幅を変えて出力電圧を調整する方式にも本発明を適用することができる。

(9) 電源1の部分に、商用交流電源1とラインフィルタと整流器とを接続し、正弦波交流脈流を出力し、正弦波交流の周波数よりも大幅に高い周波数(例えば10

kHz)で第1及び第2のスイッチ $Q_1$ 、 $Q_2$ をオン・オフして力率改善を行ってもよい。

(10) ミラー回路を使用しないでコンデンサ17の充放電を制御し、のこぎり波(三角波)を発生させるように制御回路を構成することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例のDC-DCコンバータを示す回路図である。

【図2】図3の各部の状態を概略的に示す波形図である。

【図3】図1の各部の状態を概略的に示す波形図である。

【図4】第2の実施例のDC-DCコンバータを示す回路図である。

【図5】第3の実施例のDC-DCコンバータを示す回路図である。

【図6】第4の実施例のDC-DCコンバータを示す回路図である。

【図7】第5の実施例のDC-DCコンバータを示す回路図である。

【図8】第6の実施例のDC-DCコンバータを示す回路図である。

【図9】第7の実施例のDC-DCコンバータを示す回路図である。

【図10】第8の実施例のDC-DCコンバータを示す回路図である。

【図11】第9の実施例のDC-DCコンバータを示す回路図である。

【図12】図11のソフトスタート用コンデンサの過電流時の放電特性を示す図である。

【図13】第10の実施例のDC-DCコンバータを示す回路図である。

【図14】図13のソフトスタート用コンデンサの過電流時の放電特性を示す図である。

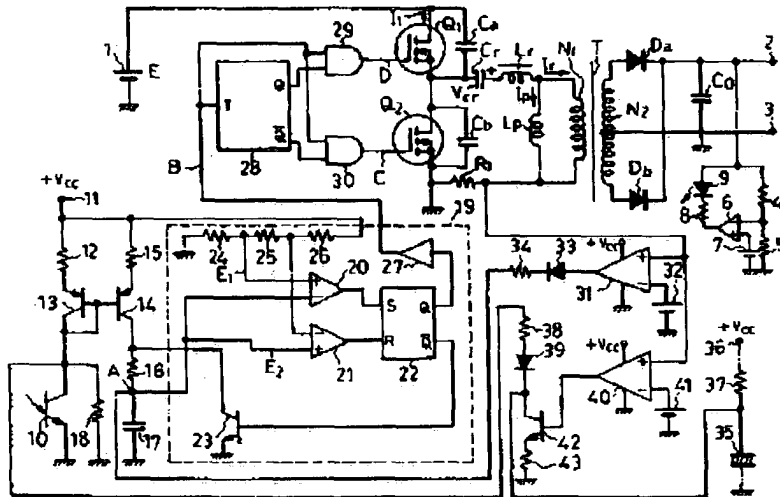
【符号の説明】

$L_r$  第1のインダクタンス

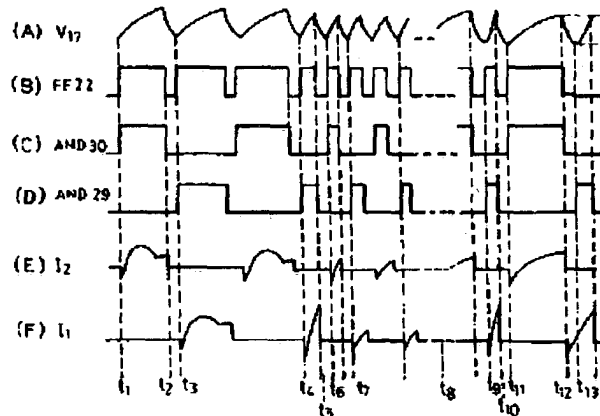
$L_p$  第2のインダクタンス

$R_1$  電流検出抵抗

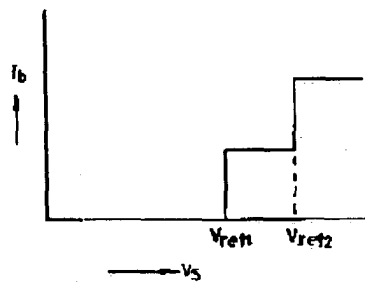
【図1】



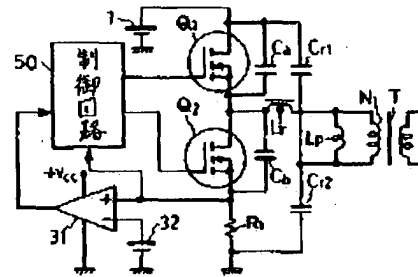
【図2】



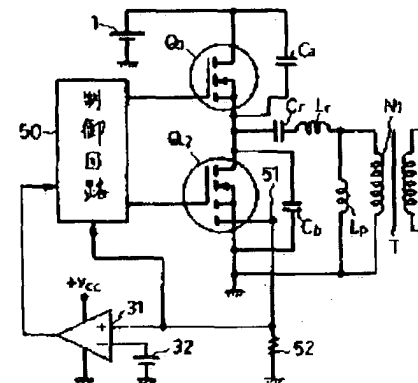
【図12】



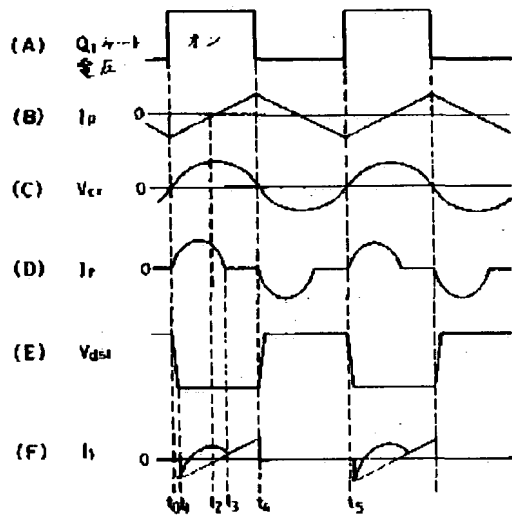
【図4】



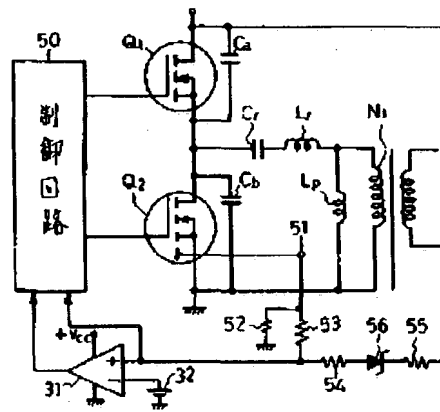
【図5】



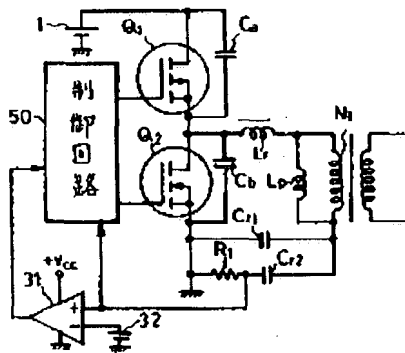
【図3】



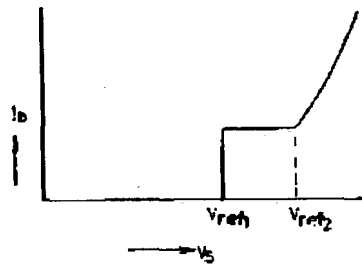
【図6】



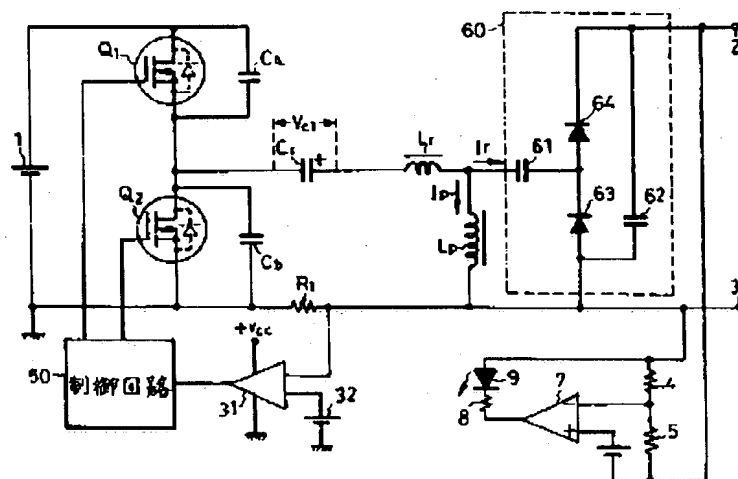
【図7】



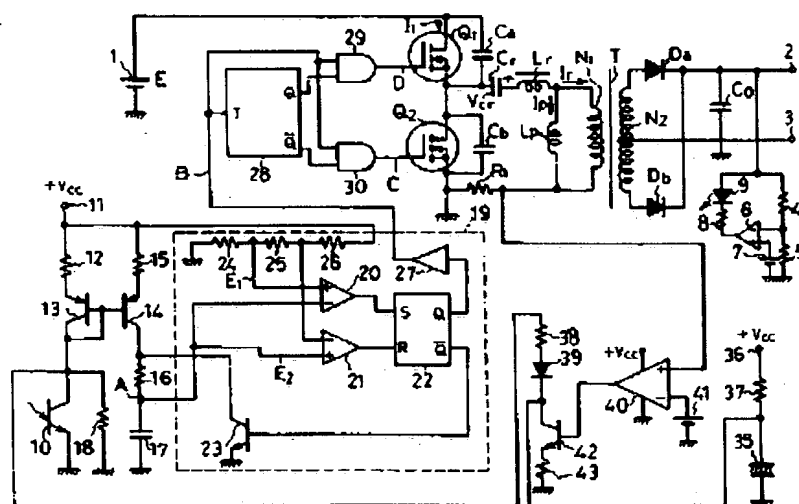
【図14】



【圖8】



【图9】





【図13】

